



Original document

VERTICAL RESONATOR TYPE LIGHT EMITTING ELEMENT AND ITS MANUFACTURE

Publication number: JP9064484

Publication date: 1997-03-07

Inventor: YOKOGAWA TOSHIYA

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- international: H01L21/203; H01L21/363; H01L33/00; H01S3/086; H01S5/327; H01L21/02; H01L33/00; H01S3/086; H01S5/00; (IPC1-7): H01S3/18; H01L21/203; H01L21/363; H01L33/00; H01S3/086

- european:

Application number: JP19960006556 19960118

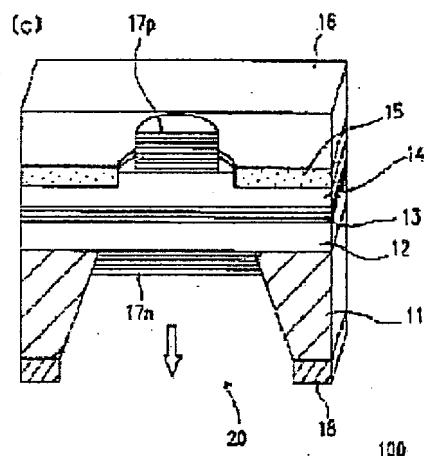
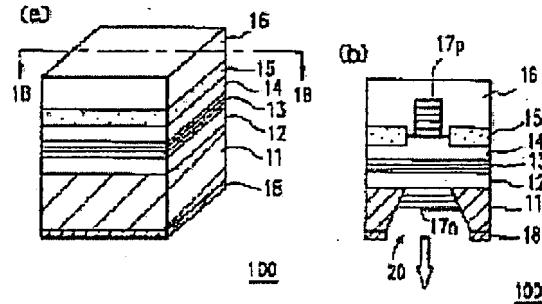
Priority number(s): JP19960006556 19960118; JP19950145986 19950613

[View INPADOC patent family](#)

[Report a data error here](#)

Abstract of JP9064484

PROBLEM TO BE SOLVED: To provide a vertical resonator type semiconductor laser which oscillates with a low threshold current. **SOLUTION:** An n-type ZnSe layer 12, a multiquantum well layer 13 constituted of a ZnCdSe well layer and a ZnSe barrier layer and a p-type ZnSe layer 14 are laminated one by one on an n-type GaAs substrate 11. A polycrystalline ZnO buried layer 15 for constricting a current is arranged in both sides of the p-type ZnSe layer 14. Multilayer film reflection mirrors 17p and 17n constituted of a polycrystalline SiO₂ layer and a polycrystalline TiO₂ layer are formed on the p-type ZnSe layer 14 and in a surface of the n-type ZnSe layer 12 exposed by etching the GaAs substrate 14 as a reflection mirror for obtaining laser oscillation. Furthermore, a p-type AuPd electrode 16 is set on a ZnO layer 15 to cover the reflection mirror 17p and an n-type AuGeNi electrode 18 is set in a rear of an n-type GaAs substrate.



Data supplied from the *esp@cenet* database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-64484

(43)公開日 平成9年(1997)3月7日

(51)Int.Cl.⁶

識別記号

府内整理番号

F I

技術表示箇所

H 01 S 3/18

H 01 S 3/18

H 01 L 21/203

H 01 L 21/203

M

21/363

21/363

33/00

33/00

D

A

審査請求 未請求 請求項の数18 O L (全15頁) 最終頁に続く

(21)出願番号

特願平8-6556

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 横川 俊哉

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 弁理士 山本 秀策

(22)出願日

平成8年(1996)1月18日

(31)優先権主張番号 特願平7-145986

(32)優先日 平7(1995)6月13日

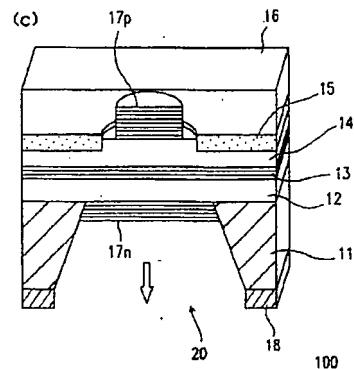
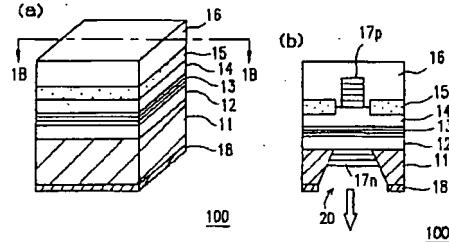
(33)優先権主張国 日本 (JP)

(54)【発明の名称】 垂直共振器型発光素子及びその製造方法

(57)【要約】

【課題】 低しきい値電流で発振する垂直共振器型半導体レーザを提供する。

【解決手段】 n型GaAs基板1 1の上に、n型ZnSe層1 2、ZnCdSe井戸層とZnSeバリア層とから構成される多重量子井戸層1 3、及びp型ZnSe層1 4を順次積層する。p型ZnSe層1 4の両側には、電流を狭窄するための多結晶ZnO埋込層1 5が配置されている。レーザ発振を得るための反射鏡として、p型ZnSe層1 4の上とGaAs基板1 4をエッチングして露出させたn型ZnSe層1 2の表面とに、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡1 7 p及び1 7 nがそれぞれ形成されている。さらに、ZnO層1 5の上には反射鏡1 7 pを覆うようにp型AuPd電極1 6が、またn型GaAs基板の裏面にはn型AuGeNi電極1 8が、それぞれ設置されている。



【特許請求の範囲】

【請求項1】 II-VI族半導体材料からなるエピタキシャル層の上に形成された、電流を狭窄するZnO層を備える、垂直共振器型発光素子。

【請求項2】 活性層と、該活性層を上下から挟むように配置された、それぞれII-VI族半導体材料から構成されているp型エピタキシャル層及びn型エピタキシャル層と、

該p型エピタキシャル層及びn型エピタキシャル層の少なくとも一方の上に形成されたZnO層と、を備え、該ZnO層により電流が狭窄される、垂直共振器型発光素子。

【請求項3】 前記p型エピタキシャル層及びn型エピタキシャル層のうちで前記活性層の上部に配置された層にメサが形成され、前記ZnO層は該メサの両側に形成されている、請求項2に記載の垂直共振器型発光素子。

【請求項4】 前記エピタキシャル層の上にリング状に接触する電極をさらに備える、請求項1～3のいずれかに記載の垂直共振器型発光素子。

【請求項5】 活性層と、該活性層を上下から挟むように配置された、それぞれII-VI族半導体材料から構成されているp型エピタキシャル層及びn型エピタキシャル層と、

該p型エピタキシャル層及びn型エピタキシャル層の少なくとも一方の上に形成されて、電流を狭窄するZnO層と、

該ZnO層によって囲まれた領域に形成されて、光を反射する反射鏡と、

該反射鏡と該ZnO層との間に位置する該エピタキシャル層にリング状に接触する電極と、を備える、垂直共振器型発光素子。

【請求項6】 前記反射鏡はTiO₂とSiO₂とからなる多層構造である、請求項5に記載の垂直共振器型発光素子。

【請求項7】 前記p型エピタキシャル層及びn型エピタキシャル層と前記ZnO層とを含む積層構造がGaAs基板の上に形成されており、該GaAs基板に接触したAuとGeとNiとからなる電極をさらに備えている、請求項5または6に記載の垂直共振器型発光素子。

【請求項8】 所定の形状の開口部を有する半導体基板と、

該半導体基板の上に形成された第1のエピタキシャル層と、

該第1のエピタキシャル層の上に形成された活性層と、該活性層の上に形成された第2のエピタキシャル層と、

該第2のエピタキシャル層に形成されたメサの両側に埋め込まれた、電流を狭窄するZnO層と、

該第2のエピタキシャル層の上に、該ZnO層に囲まれるように形成された第1の反射鏡と、

該半導体基板の該開口部を通じて露出している該第1のエピタキシャル層の表面上に形成された第2の反射鏡

と、を備える、垂直共振器型発光素子。

【請求項9】 前記第1のエピタキシャル層のうちで前記ZnO層と前記第1の反射鏡とに挟まれた領域の上に形成された第1の電極と、前記半導体基板の表面に形成された第2の電極と、をさらに備えている、請求項8に記載の垂直共振器型発光素子。

【請求項10】 前記半導体基板がGaAs基板であり、該GaAs基板に接触したAuとGeとNiとからなる電極をさらに備えている、請求項8に記載の垂直共振器型発光素子。

【請求項11】 前記第1及び第2の反射鏡は、それぞれTiO₂とSiO₂とからなる多層構造である、請求項8～10のいずれかに記載の垂直共振器型発光素子。

【請求項12】 II-VI族半導体材料から構成される層を、CH₄とH₂とXeとを主成分とするガスを用いてドライエッティングする工程を包含する、垂直共振器型発光素子の製造方法。

【請求項13】 それぞれII-VI族半導体材料から構成されている、第1のエピタキシャル層と活性層と第2のエピタキシャル層とを成長させる工程と、該第2のエピタキシャル層をCH₄とH₂とXeとを主成分とするガスを用いてドライエッティングして、メサを形成する工程と、を包含する、垂直共振器型発光素子の製造方法。

【請求項14】 前記メサの両側にZnO層を埋め込む工程をさらに包含する、請求項13に記載の垂直共振器型発光素子の製造方法。

【請求項15】 前記ZnO層に囲まれた領域に、プラズマ化した酸素を用いて、TiO₂層とSiO₂層とから構成される多層膜を形成する工程をさらに包含する、請求項14に記載の垂直共振器型発光素子の製造方法。

【請求項16】 前記第1のエピタキシャル層と前記活性層と前記第2のエピタキシャル層とを含む積層構造がGaAs基板の上に成長されており、該GaAs基板をNH₄OHとH₂O₂とH₂Oととの混合溶液でエッティングして発光出力を取り出す窓を形成する工程をさらに包含する、請求項13～15のいずれかに記載の垂直共振器型発光素子の製造方法。

【請求項17】 II-VI族半導体材料からなるエピタキシャル層の上に、プラズマ化した酸素を用いて、ZnO、TiO₂及びSiO₂層からなるグループから選択された材料からなる層を形成する工程を包含する、垂直共振器型発光素子の製造方法。

【請求項18】 GaAs基板を、NH₄OHとH₂O₂とH₂Oとを主成分とする混合溶液でエッティングする工程を包含する、垂直共振器型発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光ディスクなどに

用いられる半導体レーザや発光ダイオードなどの発光素子に関するものである。

【0002】

【従来の技術】ZnSe系II-VI族化合物半導体は、直接遷移型で広いバンドギャップをもつ半導体材料であることから、近年、この材料を用いて、青色のレーザ光を発する半導体レーザ（以下、「青色半導体レーザ」と称する）の開発が活発に行われている。図14は、ZnSe系II-VI族半導体材料を用いた従来の垂直共振器型青色半導体レーザ1400の構造の一例を示す断面図である。

【0003】具体的には、Siをドープしたn型GaAs基板141の上に、Clをドープしたn型ZnSeエピタキシャル層142、ZnCdSe活性層143、Nをドープしたp型ZnSeエピタキシャル層144、及び、多結晶SiO₂層と多結晶SiN層とからなる多層膜反射鏡145が、順次積層されている。また、GaAs基板141には所定の形状の開口部が設けられており、開口部を通じて露出しているn型ZnSeエピタキシャル層142の表面にも、同様に多結晶SiO₂層と多結晶SiN層とからなる多層膜反射鏡145が設けられている。

【0004】このような構造において光励起によってレーザ発振が生じることは、例えば、P.D.Floyd, J.K.Furdyna, H.Luo, J.L.Merz, Y.Yamada, and T.Yokogawa: Proc. Int. Workshop on ZnSe-Based Blue-Green Laser Structures, Wurzburg, Germany, September 18-23, 1994, p.77, Phys. Stat. Sol. (b) 187 (1995) 355に示されている。発振したレーザ光は、GaAs基板141の開口部を「窓」として使用して、図中の矢印の方向に出射する。

【0005】

【発明が解決しようとする課題】上記のような構造を有する従来の青色半導体レーザ1400には、以下のような解決すべき課題が存在している。

【0006】第1に、従来の構造では、絶縁物であるSiO₂とSiNとから形成される多層膜反射鏡145によって、II-VI族半導体層の表面の全体が覆われている。そのため、活性層143のうちで多層膜反射鏡145で挟まれた領域に金属電極を通じて電流を注入し、さらに電流を狭窄することが不可能である。このため、電流駆動型の垂直共振器型青色半導体レーザを得ることはできない。

【0007】第2に、与えるダメージが少ないながら高いエッチング速度を確保でき、且つ垂直性にすぐれたII-VI族半導体層のエッチング手法がなく、電流を有効に狭窄できる構造を形成することが不可能である。

【0008】第3に、多結晶SiO₂層と多結晶SiN層とから構成される多層膜反射鏡145では、SiO₂とSiNとの間の屈折率の差が小さく、またSiNが青色領域の波長において吸収が大きいために、高い反射率を得ることが困難である。

【0009】第4に、Clをドープしたn型ZnSeエピタキシャル層142に対して多結晶SiO₂層と多結晶SiN層とから構成される多層膜反射鏡145を形成するために、裏面のGaAs基板141の一部を除去してレーザ出力を取り出す窓を形成し、かつ反射率の低下を招かないよう、Clをドープしたn型ZnSeエピタキシャル層142の表面を極めて平滑に形成しなければならない。しかし、従来技術においては、GaAsに対するエッティング速度が高い一方でZnSeに対するエッティング速度が低いという、両者に対する選択性の高いエッティング液がないために、GaAs基板141にエッティングによって窓を形成すると、Clをドープしたn型ZnSeエピタキシャル層142の表面に荒れが生じる。その結果、反射率の低下を招く。

【0010】第5に、GaAs基板141にレーザ光を出射する窓を形成した後に、n型GaAs基板141の上に低温プロセスで電極を形成することが困難である。

【0011】本発明は、上記課題を鑑みて行われたものであり、その目的は、（1）電流狭窄構造を有して低いしきい値電流で発光する垂直共振器型発光素子、ならびに（2）そのような垂直共振器型発光素子の製造方法、を提供することである。

【0012】

【課題を解決するための手段】本発明の垂直共振器型発光素子は、II-VI族半導体材料からなるエピタキシャル層の上に形成された、電流を狭窄するZnO層を備えており、そのことによって上記目的が達成される。

【0013】本発明の他の局面によれば、垂直共振器型発光素子が、活性層と、該活性層を上下から挟むように配置された、それぞれII-VI族半導体材料から構成されているp型エピタキシャル層及びn型エピタキシャル層と、該p型エピタキシャル層及びn型エピタキシャル層の少なくとも一方の上に形成されたZnO層と、を備え、該ZnO層により電流が狭窄されており、そのことによって上記目的が達成される。ある実施形態では、前記p型エピタキシャル層及びn型エピタキシャル層のうちで前記活性層の上部に配置された層にメサが形成され、前記ZnO層は該メサの両側に形成されている。

【0014】上記のような垂直共振器型発光素子において、ある実施形態では、前記エピタキシャル層の上にリング状に接触する電極をさらに備える。

【0015】本発明のさらに他の局面によれば、垂直共振器型発光素子が、活性層と、該活性層を上下から挟むように配置された、それぞれII-VI族半導体材料から構成されているp型エピタキシャル層及びn型エピタキシャル層と、該p型エピタキシャル層及びn型エピタキシャル層の少なくとも一方の上に形成されて、電流を狭窄するZnO層と、該ZnO層によって囲まれた領域に形成されて、光を反射する反射鏡と、該反射鏡と該ZnO層との間に位置する該エピタキシャル層にリング状に接触する電極と、を備えており、そのことによって上記目的が達成さ

れる。

【0016】ある実施形態では、前記反射鏡は TiO_2 と SiO_2 とからなる多層構造である。

【0017】他の実施形態では、前記p型エピタキシャル層及びn型エピタキシャル層と前記 ZnO 層とを含む積層構造がGaAs基板の上に形成されており、該GaAs基板に接触したAuとGeとNiとからなる電極をさらに備えている。

【0018】本発明のさらに他の局面によれば、垂直共振器型発光素子が、所定の形状の開口部を有する半導体基板と、該半導体基板の上に形成された第1のエピタキシャル層と、該第1のエピタキシャル層の上に形成された活性層と、該活性層の上に形成された第2のエピタキシャル層と、該第2のエピタキシャル層に形成されたメサの両側に埋め込まれた、電流を狭窄する ZnO 層と、該第2のエピタキシャル層の上に、該 ZnO 層に囲まれるように形成された第1の反射鏡と、該半導体基板の該開口部を通じて露出している該第1のエピタキシャル層の表面上に形成された第2の反射鏡と、を備えており、そのことによって上記目的が達成される。

【0019】ある実施形態では、前記第1のエピタキシャル層のうちで前記 ZnO 層と前記第1の反射鏡とに挟まれた領域の上に形成された第1の電極と、前記半導体基板の表面に形成された第2の電極と、をさらに備えている。

【0020】他の実施形態では、前記半導体基板がGaAs基板であり、該GaAs基板に接触したAuとGeとNiとからなる電極をさらに備えている。

【0021】さらに他の実施形態では、前記第1及び第2の反射鏡は、それぞれ TiO_2 と SiO_2 とからなる多層構造である。

【0022】本発明の垂直共振器型発光素子の製造方法は、II-VI族半導体材料から構成される層を、 CH_4 と H_2 と Xe とを主成分とするガスを用いてドライエッチングする工程を包含しており、そのことによって上記目的が達成される。

【0023】本発明の他の局面によれば、垂直共振器型発光素子の製造方法が、それぞれII-VI族半導体材料から構成されている、第1のエピタキシャル層と活性層と第2のエピタキシャル層とを成長させる工程と、該第2のエピタキシャル層を CH_4 と H_2 と Xe とを主成分とするガスを用いてドライエッチングして、メサを形成する工程と、を包含しており、そのことによって上記目的が達成される。

【0024】ある実施形態では、前記メサの両側に ZnO 層を埋め込む工程をさらに包含する。

【0025】他の実施形態では、前記 ZnO 層に囲まれた領域に、プラズマ化した酸素を用いて、 TiO_2 層と SiO_2 層とから構成される多層膜を形成する工程をさらに包含する。

【0026】さらに他の実施形態では、前記第1のエピタキシャル層と前記活性層と前記第2のエピタキシャル層とを含む積層構造がGaAs基板の上に成長されており、該GaAs基板を NH_4OH と H_2O と H_2O との混合溶液でエッチングして発光出力を取り出す窓を形成する工程をさらに包含する。

【0027】本発明のさらに他の局面によれば、垂直共振器型発光素子の製造方法が、II-VI族半導体材料からなるエピタキシャル層の上に、プラズマ化した酸素を用いて、 ZnO 、 TiO_2 及び SiO_2 層からなるグループから選択された材料からなる層を形成する工程を包含しており、そのことによって上記目的が達成される。

【0028】本発明のさらに他の局面によれば、垂直共振器型発光素子の製造方法が、GaAs基板を、 NH_4OH と H_2O と H_2O とを主成分とする混合溶液でエッチングする工程を包含しており、そのことによって上記目的が達成される。

【0029】以下、作用について説明する。

【0030】本発明では、上記の構造によって、電流を多層膜反射鏡で挟まれた活性層領域に有効に注入し、さらに電流を狭窄することができる。これによって、電流駆動型の垂直共振器型青色半導体レーザが得られる。

【0031】また、垂直共振器型青色半導体レーザを構成するII-VI族半導体材料層に対して、与えるダメージが少ない一方で高いエッチング速度を有し、かつ垂直性にすぐれたエッチングが可能となる。この結果、電流を有効に狭窄する構造を形成することが可能になる。

【0032】さらに、多結晶 SiO_2 層と多結晶 TiO_2 層とから構成される本発明の多層膜反射鏡では、 SiO_2 と TiO_2 との間の屈折率の差が大きい。さらに、 TiO_2 における酸素の抜けを抑えることで、青色領域の波長に対して十分な透過率を確保することができる。これによって、高い反射率を得ることできる。

【0033】また、Clをドープしたn型ZnSeエピタキシャル層に対して多結晶 SiO_2 層と多結晶 TiO_2 層とから成る多層膜反射鏡を形成するので、裏面のGaAs基板の一部を除去してレーザ出力を取り出す窓を形成し、かつ反射率の低下を招かないようにClをドープしたn型ZnSeエピタキシャル層の表面を極めて平滑に形成することができる。

【0034】また、レーザ光を出射する窓を形成した後に、n型GaAsに対する電極を低温プロセスで形成することができる。

【0035】

【発明の実施の形態】

(第1の実施の形態) 本発明の第1の実施形態を、図面に基づいて説明する。

【0036】図1(a)～図1(c)は、ZnSe系II-VI族半導体を用いた本発明による垂直共振器型青色半導体レーザ100の構造を示す図である。具体的には、図1

(a) は、半導体レーザ100の外観を示す斜視図であり、図1(b) は、図1(a) の線1B-1Bにおける断面図である。また、図1(c) は、図1(b) に示される断面を立体的に表したものである。

【0037】半導体レーザ100では、Siをドープしたn型GaAs基板11の上に、Clをドープしたn型ZnSeエピタキシャル層12、ZnCdSe井戸層とZnSeバリア層とから構成されて活性層として機能する多重量子井戸層13、及びNをドープしたp型ZnSeエピタキシャル層(クラッド層)14が、順次積層されている。p型ZnSeエピタキシャル層14の両側には、電流を狭窄するための多結晶ZnO埋込層15が配置されている。p型ZnSeエピタキシャル層14の上とGaAs基板11をエッチングして露出させたn型ZnSe層12の表面とには、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡17p及び17nがそれぞれ形成されていて、レーザ発振を得るために反射鏡として機能する。さらに、ZnO埋込層15の上には反射鏡17pを覆うようにp型AuPd電極16が形成され、一方、n型GaAs基板11の裏面にはn型AuGeNi電極18が設置されている。

【0038】図1(a) の斜視図では、反射鏡17pは、電極16で覆われていて見えない。また、GaAs基板11の中心部に形成される開口部(窓)20の底部に相当する位置に形成される反射鏡17nも、図1(a) では見えない。一方、図1(c) より、反射鏡17pが円筒形状であることがわかる。

【0039】この半導体レーザ100のp型電極16とn型電極18との間に20Vの電圧を印加すると、p型電極16から注入された電流は、ZnO埋込層15の部分は流れない。すなわち、電流はZnO埋込層15によって狭窄されて、ZnO埋込層15と反射鏡17pとの間のリング状の間隙を通して多重量子井戸層13に流れ込み、それによって発光する。

【0040】発光した光は、上下の反射鏡17p及び17nによって反射される。2つの反射鏡のうちで反射鏡17pは、積層される膜の層数を多くすることによって、高い反射率が得られるようにしてある。典型的には、反射鏡17pの反射率は、99%である。一方、反射鏡17nの反射率は、典型的には95%である。これより、レーザ光は、矢印で示すように反射鏡17nの側から出射される。

【0041】次に、半導体レーザ100の製造工程を、図2(a) ~図2(e) を用いて説明する。本実施形態では、ZnSe系II-VI族半導体材料の成長方法として、分子線エピタキシー法を用いる。

【0042】まず、Siドープn型GaAs基板11の上に、Clをドープしたn型ZnSeエピタキシャル層12、ZnCdSe井戸層とZnSeバリア層とから構成される多重量子井戸層13、及びNをドープしたp型ZnSeエピタキシャル層14を、順次エピタキシャル成長する。但し、図2(a) ~

図2(e) では、簡略化のために、GaAs基板11、n型ZnSeエピタキシャル層12、及び多重量子井戸層13の間の界面を描いていない。

【0043】次に、半導体レーザ100の上面側のプロセスを以下に説明する。

【0044】Nをドープしたp型ZnSeエピタキシャル層14の上に、フォトリソグラフ法によって、円筒形状(直径16μm)のレジストパターン19を形成する。その後に、レジストパターン19をマスクとして、Nをドープしたp型ZnSeエピタキシャル層14をエッチングする。これによって、図2(a) に示すように、p型ZnSeエピタキシャル層14では、レジストパターン19で覆われた領域については当初の厚さが維持される一方で、その他の領域では厚さが減じられる。

【0045】その後に、厚さが減じられたp型ZnSeエピタキシャル層14の上に、多結晶ZnO埋込層15をスパッタ法を用いて蒸着する。さらに、リフトオフを行つて、図2(b) に示すように電流狭窄のための多結晶ZnO埋込み構造を作製する。

【0046】次に、フォトリソグラフ法により、多層膜反射鏡17pを形成するための窓(直径12μm)となるレジストパターンを形成し、その上から、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜をスパッタリング法を用いて蒸着する。その後にリフトオフを行つて、図2(c) に示すように、半導体レーザ100の上面側に、直径12μmの円筒形状の多層膜反射鏡17pを形成する。

【0047】次に、Nをドープしたp型ZnSeエピタキシャル層14の上にp型AuPd電極16を形成する。具体的には、p型ZnSeエピタキシャル層14の全面に厚さ10nmのPd層を蒸着し、さらにその上に厚さ200nmのAu層を蒸着する。これによって、図2(d) に示すように、Nをドープしたp型ZnSeエピタキシャル層14にAuPd電極16がリング状に接触しているp型電極構造が作製される。

【0048】次に、半導体レーザ100の裏面側のプロセスを説明する。

【0049】まず、フォトリソグラフ法による加工を容易にするために、Siドープn型GaAs基板11に付着しているInを、HCl溶液を用いたエッチングによって除去する。次に、露出した表面に残るアロイ層を研磨によって除去し、さらにH₂SO₄ : H₂O₂ : H₂O = 1 : 8 : 1 である混合溶液を用いて、GaAs基板11を厚さが140μmになるまでエッチングする。

【0050】次に、GaAs基板11をさらにエッチングして、直径30μmの窓を開けて、n型ZnSeエピタキシャル層12を露出させる。これは、半導体レーザ100の裏面側に形成する多層膜反射鏡17nが接触するための領域であって、GaAs基板11が青色の波長域に対して透明ではないことを考慮して行うものである。具体的に

は、まずフォトリソグラフ法によりレジストパターンを形成した後に、 $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 3 : 6.6 : 20$ である混合溶液をエッチャントとして用いてGaAs基板11をエッチングして、所定の形状及びサイズの窓20を開ける。上記のエッチャントは、GaAsに対するエッチング速度がZnSeに対するエッチング速度の約20倍であるので、GaAsが全てエッチングされてZnSeが露出した時点で、エッチングは進まなくなる。これによって、極めて平坦なZnSe表面が露出できる。さらに、GaAs基板11に所定の窓20が開けられた状態で、多結晶SiO₂層と多結晶TiO₂層から構成される多層膜を、スパッタ法を用いてGaAs基板11及び窓20の底部に露出しているp型ZnSe層12の上に蒸着する。その後にリフトオフを行って、GaAs基板11の上に堆積した多層膜を除去して、半導体レーザ100の裏面側におけるレーザ光の出射窓となる多層膜反射鏡17n(図1(b)及び図1(c)参照)を作製する。

【0051】なお、本実施形態で使用し得るエッチャントの組成は、上記の数値に限られるものではない。具体的には、 NH_4OH は2~5、 H_2O_2 は30~70、 H_2O は10~40の範囲であれば、同様の効果が得られる。

【0052】さらに、再びフォトリソグラフ法を行って多層膜反射鏡17nの部分をレジストパターンでカバーした後に、厚さ5nmのNi膜、厚さ20nmのGe膜、厚さ30nmのAu膜、厚さ20nmのGe膜、厚さ60nmのAu膜、厚さ40nmのNi膜、及び厚さ100nmのAu膜を、順次蒸着する。最後にリフトオフを用いて、n型AuGeNi電極18を作製する。このときの熱処理温度は、典型的には230°Cである。

【0053】本実施形態ではNi/Ge/Auの多層膜を用いてn型AuGeNi電極18を作製しているが、第1層のNi膜の厚さを5nm~20nmの範囲内に設定すれば、その上にAuGe合金を直接的に蒸着しても同様の効果が得られる。

【0054】図3に、本実施形態の垂直共振器型青色半導体レーザ100の電流-レーザ出力特性及び電流-電圧特性を示すグラフである。具体的には、液体窒素温度(77K)でパルス駆動した場合に得られた測定結果を示している。

【0055】これより、レーザ出力が立ち上がる電流値、すなわちしきい電流値は約3mAであって、極めて小さなしきい値電流が得られている。

【0056】図4は、本実施形態の垂直共振器型青色半導体レーザ100の出射光のスペクトルを示す。具体的には、液体窒素温度(77K)でパルス駆動した場合に得られた測定結果を示している。実線(a)は、駆動電流がしきい値I_{th}の2倍の値をとる場合のスペクトルであり、点線(b)は、駆動電流がしきい値I_{th}の0.9倍の値をとる場合のスペクトルである。

【0057】これより、駆動電流がしきい値電流以下で

ある(b)の場合にはブロードな自然放出光が見られておりのに対して、駆動電流がしきい値電流以上である場合(a)では急峻なスペクトル線が得られていて、レーザ発振が得られていることが確認できる。レーザ発振波長は484nmであり、レーザ発振線のスペクトル線幅は0.9nmである。

【0058】図5は、本実施形態の垂直共振器型青色半導体レーザ100の遠視野パターンを示す。具体的には、液体窒素温度(77K)でパルス駆動した場合に得られた測定結果を示している。

【0059】これより、得られた放射角は約7度と極めて狭い値である。これは、以下の理由による。すなわち、本実施形態の半導体レーザ100は、AuPd電極16がNをドープしたp型ZnSeエピタキシャル層14にリング状に接触するp型電極構造を有しており、さらに多結晶Zn埋込み構造により円筒形状に電流が狭窄されている。そのため、電流は、リング状のAuPd電極16から円筒状に流れ、活性層である多重量子井戸層13に注入される。その結果、発せられるレーザビームは円形状となる。レーザビームの出射端の直径は1.2μmと比較的大きいことから、極めて小さな放射角を得ることができること。

【0060】本実施形態の半導体レーザ100の形成にあたって、円筒形状(直径1.6μm)のレジストパターン19をマスクに用いてNをドープしたp型ZnSeエピタキシャル層14をエッチングする際に、前述のエッチャントの代わりに、飽和臭素水と硝酸と水との混合液(例えば混合比は1:2:3)を用いて、ウエットエッチングを行うことも可能である。しかし、ウエットエッチングでは、しばしばエッチングによる表面の荒れが生じたり、平滑なエッチング側壁を得ることが困難であったりする。

【0061】一方、最近では、炭化水素系ガスを用いたドライエッチングが化合物半導体の微細加工の手法として注目されており、炭化水素系ガスを用いたZnSeの反応性イオンエッチングについては、これまでにいくつかの報告がある(例えば、二階堂、他:春季応物(1995)30p-ZN-15、或いはOhtsuka et al.: J. Appl. Phys. 75(1994)8231)。しかし、この炭化水素系ガスを用いたドライエッチングでも、エッチング速度が遅いなどの問題がある。

【0062】これに対して本発明では、CH₄/H₂系ガスにXeガスを導入した混合ガスを使用するECRエッチングを行っている。

【0063】図6は、エッチング速度の加速電圧依存性を示すグラフである。具体的には、GaAs基板上にMBE法で成長したZnSe層及びZnMgSSe層を、CH₄ガスとH₂ガスとの混合ガス、及びこの混合ガスにさらにXeガスを導入したガスを用いてエッチングする際に得られたデータを示している。

【0064】これより、放電ガスにXeガスを加えると、ZnSe及びZnMgSSeのいずれの場合においても、加速電圧の増加にともなってエッチング速度が急激に増加していることがわかる。例えば、加速電圧700Vでは、Xeガスを導入しない場合に比べて、ZnSe及びZnMgSSeのいずれの場合においても、エッチング速度が約20倍程度大きくなる。

【0065】また、以上のデータは、CH₄のガス流量を1sccm、H₂のガス流量を3sccm、及びXeのガス流量を0.8sccmとして得られている。しかし、具体的な数値はこれに限られるものではなく、CH₄の流量に対するXeの流量の比(Xe/CH₄)が0.5よりも大きく1.5よりも小さい(すなわち、0.5 < Xe/CH₄ < 1.5)という条件が満たされれば、Xeガスの作用によってエッチング表面に生成した炭素化合物を効果的に除去することができて、上述の様なエッチング特性を得ることが可能になる。

【0066】図7(a)は、本実施形態にしたがったXeガスを導入したメタン及び水素を用いたドライエッチングにより得られるエッチング形状を模式的に示す断面図であり、図7(b)は、従来技術による塩素を用いたドライエッチングにより得られるエッチング形状を模式的に示す断面図である。図7(b)に示すように、従来技術ではエッチング面に顕著な荒れが生じる。それに対して、図7(a)に示すように本実施形態の方法によれば、得られるエッチング面は極めて平坦であり、特に垂直方向には、約80度のエッチング角度で平滑なエッチング側壁が得られる。

【0067】このようなすぐれた垂直性を有する側壁は、効果的な電流狭窄を実現するために有効である。側壁が垂直に形成されずに断面形状が底面が広がった台形状になっている場合には、電流が十分に狭窄されずに広がって、活性層に電流が集中されない。しかし、本実施形態のようにXeガスをさらに導入してドライエッチングを行うことによって、垂直性にすぐれたエッチング側壁が形成され、電流狭窄に適した構造が形成される。

【0068】図8は、本実施形態にしたがったXeガスを導入したメタン及び水素を用いたドライエッチングと従来技術による塩素を用いたドライエッチングとのそれぞれに關して、成長時(エッチング前)、ドライエッチング時、及びドライエッチング後のウエットエッチング時のそれぞれにおける、PL発光強度の変化を示すグラフである。従来技術による塩素を用いたドライエッチングの場合は、ドライエッチング実施後にPL強度が急激に減少する。それに対して、本実施形態のXeガスを導入したメタン及び水素によるドライエッチングの場合は、ドライエッチング実施後も、PL発光強度の減少はほとんど観測されない。これは、本実施形態によるXeガスを導入したメタン及び水素によるドライエッチングでは、エッチングにより加工対象面に与えられるダメ

ジが極めて少ないと意味している。

【0069】以上の説明では、ZnSe及びZnMgSSeに対するエッチング特性を説明しているが、ZnSSe或いはCdZnSeに対しても、同等のエッチング速度が実現され、また同様な平滑なエッチング面を得ることができる。

【0070】前述のように、本実施形態では、電流狭窄として多結晶ZnO埋込層15を用いている。これは以下に述べる理由からである。

【0071】GaAsなどIII-V族化合物半導体レーザでは、従来は、多結晶SiO₂埋込層を使用している。この多結晶SiO₂埋込層は、典型的には化学蒸着法等によって形成される。しかし、一般にZnSe系II-VI族化合物半導体材料の結晶成長温度は、約250°Cと非常に低い。そのために、ZnSe系II-VI族化合物半導体材料からなる層の形成後に行われる多結晶SiO₂埋込層の形成工程において、先に形成されているZnSe系II-VI族化合物半導体層の結晶劣化を生じさせないためには、ZnSe系II-VI族化合物半導体層の成長温度よりも低い温度で、多結晶SiO₂埋込層を形成しなければならない。

【0072】しかし、このような低温で形成されたSiO₂は、ポーラスな多結晶となる。その結果、ZnSe層などに対する密着性がきわめて悪くなり、容易にはがれなどを生じる。従って、絶縁埋込層としてSiO₂を用いることは問題が多い。また、多結晶SiO₂埋込層をエッチングにおけるマスクとして用いる場合も、密着性の悪さやそのポーラスな性質からサイドエッチなどを生じやすく、マスク材としての利用価値も低い。

【0073】さらに、多結晶SiO₂の熱伝導率は大変低いため、発生した熱の放散が効率的になされない。その結果、レーザ発振のしきい値を増大させるとともに、発光素子の寿命も短くなる。

【0074】そこで本実施形態では、II-VI族半導体レーザ構造のエピタキシャル層の上で密着性良く形成され、熱伝導率が高いとともに光閉じ込めに利用可能な低屈折率を有する材料である多結晶ZnOを用いて、埋込層15を形成している。

【0075】本発明で絶縁埋込層の材料として使用するZnO層は、II-VI族化合物半導体材料の一つであって、ZnSe、ZnSSe、ZnMgSSeなどの材料に対する密着性が極めて良い。また、耐酸性及び耐酸化性に優れている。さらに、吸水性がほとんどなく、形状や寸法の安定性に優れている。

【0076】また、ZnOは、熱伝導性が極めて良く、その熱伝導率の値はSiO₂の値の約30倍近い。従って、ZnOを絶縁埋込層として用いることにより、活性層で発生した熱が、ZnO絶縁埋込層を通して効率的に放散される。

【0077】さらに、ZnOは、ZnSe、ZnSSe、ZnMgSSeなどに比べて屈折率が低いが、その差は適切な範囲である。

【0078】具体的には、例えばクラッド層における屈折率が典型的には約2.5~2.6であるのに対して、絶縁埋込層を構成するZnO層の屈折率は約2.2である。クラッド層と絶縁埋込層との間に存在する屈折率差がこの程度の値である場合には、クラッド層の円筒形状部分の直径を5~10μm程度にまで大きくしても、単一横モードレーザ発振が良好に実現される。これに対して、従来のSiO₂による絶縁埋込層では屈折率が約1.4であって、クラッド層との間の屈折率差が大きい。そのため、安定した単一横モードレーザ発振を実現するためには、クラッド層に形成する円筒形状部分の直径を2μm程度にまで小さくしなければならない。しかし、そのような小さい直径の円筒形状の形成は、困難を伴う。

【0079】このように、ZnO層からなる絶縁埋込層は、横方向の光閉込め層として有効に機能する。

【0080】以上の説明では、多結晶ZnO埋込層15及び多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡17p及び17nの形成にスパッタ法を用いているが、プロセス温度が十分に低い場合でもこれらの層の堆積速度を大きくするために、プラズマ化した酸素をスパッタ装置に導入することが効果的である。

【0081】図9は、プラズマ化した酸素を用いてこれらの層を形成する際に用いられる装置900の概略図を示す。

【0082】図9の構成において、真空容器90の中には設けられた電極96の上に、II-VI族半導体ウエハ（基板）91を配置する。また、ウエハ91に相対するように、他の電極97の上にZnO、SiO₂またはTiO₂のターゲット92を配置する。さらに、真空容器90には、アルゴンガス導入管93、酸素ガス導入管94、及び排気系95が設けられている。

【0083】具体的には、ターゲット92をウエハ91に対して負電位に保った状態で、真空容器90の中に導入した放電ガス、例えばArガスを減圧して、放電を起こす。これによって、Arイオンを、負電位に保ってあるターゲット92に向かって加速衝突させる。この衝突で、ターゲット92から離脱した材料がその近くに位置するII-VI族半導体基板91の上に堆積する。

【0084】図9に示す装置900の構成では、アルゴンガス導入管93からArガスを真空容器90の中に導入すると同時に、酸素ガス導入管94より酸素を真空容器90の中に導入する。放電によってプラズマ化した酸素は、II-VI族半導体基板91の上に堆積するZnOなどの膜の中に取り込まれる。これによって、堆積される膜の中の酸素の抜けを防ぐことができ、良質な膜を得ることができる。さらに、低いプロセス温度においても、従来技

術の堆積方法に比べて、ZnOなどの膜の堆積速度は数倍程度増加する。

【0085】特に、TiO₂膜では、スパッタ工程中に膜からの酸素抜けが生じると、吸収端が長波長側に移行する。そのため、青色レーザ光の波長に対して吸収ロスが増加して、多層膜反射鏡17p及び17nの反射率の低下を招く。これに対して、スパッタリング工程中に酸素を導入することにより、この酸素抜けを抑制することができる。この結果、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡17p及び17nの反射率を高くすることができる。例えば、本実施形態では、多結晶SiO₂層と多結晶TiO₂層とを計8周期分だけ積層した多層膜構造において、波長490nmに対して99%以上の反射率が得られる。

【0086】図10は、本実施形態に従って形成される多層反射膜の反射率の波長分散を示すグラフである。この結果から、本実施形態によれば、多結晶SiO₂層と多結晶TiO₂層とから構成された、膜厚の制御性が良く酸素抜けが抑制されて、かつ高い反射率を有する多層膜反射鏡17p及び17nが得られていることがわかる。これより、本実施形態に従って形成される多層膜反射鏡17p及び17nは、極めて高い反射率が必要不可欠である垂直共振器型半導体レーザのための反射鏡として、非常に有効である。

【0087】前述のように、本実施形態では、以下の理由によりn型AuGeNi電極18を使用している。

【0088】半導体レーザの裏面に対するフォトリソグラフ加工を容易にするために、本実施形態では、Siドーブn型GaAs基板11に付着しているInを除去し、その後にエッチングを実行する。すなわち、上記のプロセスを実施するためには、結晶成長時に張り付け用に用いたInをn型電極としてそのまま用いることができず、新たにn型電極を作製しなければならない。ZnSe系II-VI族半導体は一般に300°C以下という低い温度で成長するので、できるだけ低いプロセス温度（シンター温度）でオーミック接触を形成する必要がある。そのためには、電極18をn型AuGeNiから形成することが有効である。

【0089】表1は、電極の構成材料として使用可能ないくつかの各種金属材料について、形成プロセスで必要とされる熱処理温度と得られる接触抵抗値とを示す。これより、AuGeNiの多層構造を用いれば、230°Cで5分間の熱処理によって良好なオーミック接触が得られ、接触抵抗値としては約 $5 \times 10^{-3} \Omega \cdot \text{cm}^2$ の値が得られている。

【0090】

【表1】

各種金属の接触抵抗比較

電極材料	InSn	AuSn	AuGeNi	AuGe
熱処理温度 (°C)	275	245	230	275
接触抵抗 (Ω·cm²)	1.84×10^{-2}	4.15×10^{-2}	5.00×10^{-3}	8.18×10^{-3}

【0091】(第2の実施の形態) 本発明の第2の実施形態における半導体レーザ200を、図面に基づいて説明する。

【0092】本実施形態の半導体レーザ200は、II-VI族半導体レーザ構造にZnMgSSeエピタキシャル層及びZnSe井戸層からなる活性層を用いた青色面発光レーザである。これより、GaAs基板に格子整合したII-VI族半導体材料のエピタキシャル成長が可能であるために、結晶品質がさらに向上して、室温におけるレーザ発振に有効である。また、活性層にZnSe井戸層を用いることができることから、室温におけるレーザ発振波長をさらに短波長化できる。

【0093】図11(a)～図11(c)は、ZnSe系II-VI族半導体を用いた本実施形態による垂直共振器型青色半導体レーザ200の構造を示す図である。具体的には、図11(a)は、半導体レーザ200の外観を示す斜視図であり、図11(b)は、図11(a)の線11B-11Bにおける断面図である。また、図11(c)は、図11(b)に示される断面を立体的に表したものである。

【0094】半導体レーザ200では、Siをドープしたn型GaAs基板111の上に、Clをドープしたn型ZnMgSSeエピタキシャル層(クラッド層)112、ZnSe井戸層とZnMgSSeバリア層とから構成されて活性層として機能する多重量子井戸層113、及びNをドープしたp型ZnMgSSeエピタキシャル層(クラッド層)114が、順次積層されている。p型ZnMgSSeエピタキシャル層114の両側には、電流を狭窄するための多結晶ZnO埋込層115が配置されている。p型ZnMgSSeエピタキシャル層114の上とGaAs基板111をエッチングして露出させたn型ZnMgSSe層112の表面とには、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡117p及び117nがそれぞれ形成されていて、レーザ発振を得るための反射鏡として機能する。さらに、ZnO埋込層115の上には反射鏡117pを覆うようにp型AuPd電極116が形成され、一方、n型GaAs基板111の裏面にはn型AuGeNi電極118が設置されている。

【0095】図11(a)の斜視図では、反射鏡117pは、電極116で覆われていて見えない。また、GaAs

基板111の中心部に形成された開口部(窓)119の底部に相当する位置に形成される反射鏡117nも、図11(a)では見えない。一方、図11(c)より、反射鏡117pが円筒形状であることがわかる。発振したレーザ光は、GaAs基板111の開口部119を通じて、図中の矢印の方向に出射される。

【0096】本実施形態においては、Clをドープしたn型ZnMgSSeエピタキシャル層112及びNをドープしたp型ZnMgSSeエピタキシャル層114を、GaAs基板111に格子整合させて成長できる。そのために、高品質のエピタキシャル層が得られて、その結果として室温におけるレーザ発振が得られる。またこの場合も、しきい値電流は3mA程度と極めて小さい。また、レーザ発振波長は464nmであって、第1の実施形態の半導体レーザ100よりも短波長である。さらに、放射角としては、約7度と極めて狭い値が得られる。

【0097】(第3の実施の形態) 本発明の第3の実施形態における半導体レーザ300を、図面に基づいて説明する。

【0098】本実施形態の半導体レーザ300は、埋込層にZnMgSSeエピタキシャル層を用いた青色面発光レーザである。本実施形態では、まず、Nをドープしたp型ZnSeエピタキシャル層124の上に円筒形状(直径16μm)のSiO₂マスクを形成した後に、それをマスクとして使用して、Nをドープしたp型ZnSeエピタキシャル層124をエッティングする。その後に、SiO₂マスクを残したままZnMgSSeエピタキシャル層125をエピタキシャル成長すると、SiO₂マスクの上にはZnMgSSeは成長しないために、エッティングされた部分のみに選択的にZnMgSSeが成長する。この結果、ZnMgSSeエピタキシャル層125による埋込み構造が形成される。

【0099】図12(a)～図12(c)は、ZnSe系II-VI族半導体を用いた本実施形態による垂直共振器型青色半導体レーザ300の構造を示す図である。具体的には、図12(a)は、半導体レーザ300の外観を示す斜視図であり、図12(b)は、図12(a)の線12B-12Bにおける断面図である。また、図12(c)は、図12(b)に示される断面を立体的に表したものである。

【0100】半導体レーザ300では、Siをドープしたn型GaAs基板121の上に、Clをドープしたn型ZnSeエピタキシャル層（クラッド層）122、ZnCdSe井戸層とZnSeバリア層とから構成されて活性層として機能する多重量子井戸層123、及びNをドープしたp型ZnSeエピタキシャル層（クラッド層）124が、順次積層されている。p型ZnSeエピタキシャル層124の両側には、電流を狭窄するためのZnMgSSeエピタキシャル層125が埋込層として配置されている。p型ZnSeエピタキシャル層124の上とGaAs基板121をエッチングして露出させたn型ZnSe層122の表面には、多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡127p及び127nがそれぞれ形成されていて、レーザ発振を得るために反射鏡として機能する。さらに、埋込層（ZnMgSSeエピタキシャル層）125の上には反射鏡127pを覆うようにp型AuPd電極126が形成され、一方、n型GaAs基板121の裏面にはn型AuGeNi電極128が設置されている。

【0101】図12(a)の斜視図では、反射鏡127pは、電極126で覆われていて見えない。また、GaAs基板121の中心部に形成された開口部（窓）129の底部に相当する位置に形成される反射鏡127nも、図12(a)では見えない。一方、図12(c)より、反射鏡127pが円筒形状であることがわかる。発振したレーザ光は、GaAs基板121の開口部129を通じて、図中の矢印の方向に出射される。

【0102】ZnMgSSeエピタキシャル層125は、多結晶などよりも熱伝導度が高い。これより、電流狭窄のための埋込層125としてZnMgSSeエピタキシャル層125を用いることにより、レーザ発振時の熱放散はさらに効率的になされ、低しきい値電流化及び高レーザ出力化をさらに進めることができる。

【0103】（第4の実施の形態）本発明の第4の実施形態における半導体レーザ400を、図面に基づいて説明する。

【0104】本実施形態の半導体レーザ400は、ZnMgSSeエピタキシャル層とZnSeエピタキシャル層から構成される多層膜反射鏡を有する青色面発光レーザである。

【0105】これまでの実施形態で多層膜反射鏡の構成材料として使用している多結晶SiO₂層及び多結晶TiO₂層は、絶縁物である。そのため、これらの材料によって構成された多層膜反射鏡を通じて電流を注入することはできない。しかし、ZnMgSSeエピタキシャル層とZnSeエピタキシャル層とから構成される多層膜反射鏡を用いれば、それに適切な不純物添加を行うことで導電性が得られるので、それを通じた電流注入が可能となる。その結果、効率的な電流狭窄が可能となり、さらにしきい値の低減が実現できる。

【0106】図13(a)～図13(c)は、ZnSe系II-VI族半導体を用いた本実施形態による垂直共振器型青

色半導体レーザ400の構造を示す図である。具体的には、図13(a)は、半導体レーザ400の外観を示す斜視図であり、図13(b)は、図13(a)の線13B-13Bにおける断面図である。また、図13(c)は、図13(b)に示される断面を立体的に表したものである。

【0107】半導体レーザ400では、Siをドープしたn型GaAs基板131の上に、ClドープしたZnMgSSeエピタキシャル層とZnSeエピタキシャル層とから構成されるn型多層膜反射鏡132n、ZnCdS活性層133、及びNをドープしたZnMgSSeエピタキシャル層とZnSeエピタキシャル層とから構成されるp型多層膜反射鏡132pが、順次積層されている。活性層133の両側には、電流を狭窄するための多結晶ZnO埋込層134が配置されている。さらに、ZnO埋込層134の上にはp型AuPd電極135が形成され、一方、n型GaAs基板131の裏面にはn型AuGeNi電極136が設置されている。発振したレーザ光は、図中の矢印の方向に出射される。

【0108】

【発明の効果】以上に説明した本発明の垂直共振器型青色半導体レーザの構造では、電流を多層膜反射鏡で挟まれた活性層領域に有効に注入し、さらに電流を狭窄できる。これによって、利得を大きくとることができる。結果として、電流駆動型の垂直共振器型青色半導体レーザが得られる。

【0109】また、本発明に従えば、II-IV族半導体材料に対するエッチングにおいて、半導体材料に与えられるダメージを少なくしながら高いエッチング速度を実現し、かつ垂直性にすぐれた加工が可能となる。これにより、平滑なエッチング側面を得ることができる。その結果、電流を有効に狭窄する構造を作ることできるとともに、しきい値電流を低くすることができる。

【0110】多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡では、SiO₂とTiO₂との間の屈折率の差が大きく、高い反射率を得ることできるので、しきい値電流を低くすることができる。また、TiO₂における酸素抜けを抑えることで、青色領域の波長に対して透明にすることができる。

【0111】さらに、本発明によれば、半導体レーザの裏面のGaAs基板を除去してレーザ出力を取り出すための窓を形成し、Clをドープしたn型ZnSeエピタキシャル層に対して多結晶SiO₂層と多結晶TiO₂層とから構成される多層膜反射鏡を形成するにあたって、Clをドープしたn型ZnSeエピタキシャル層の表面を極めて平滑に形成できる。これより、光の散乱による反射率の低下が抑制されて、しきい値電流を低くすることができる。

【0112】さらに、レーザ光を出射する窓を形成した後に、n型GaAsに対する低い接触抵抗を介して接触する電極を、低温プロセスで形成することが可能となる。この結果、駆動電圧が低減される。

【図面の簡単な説明】

【図1】(a)は、本発明の第1の実施形態における、ZnSe系II-VI族半導体を用いた垂直共振器型青色半導体レーザの外観を示す斜視図であり、(b)は、(a)の線1B-1Bにおける断面図であり、(c)は、(b)に示される断面を立体的に表した図である。

【図2】(a)～(e)は、図1に示す半導体レーザの製造工程を示す断面図である。

【図3】図1の垂直共振器型青色半導体レーザの電流-レーザ出力特性及び電流-電圧特性を示すグラフである。

【図4】図1の垂直共振器型青色半導体レーザのスペクトルを示すグラフである。

【図5】図1の垂直共振器型青色半導体レーザの遠視野パターンを示すグラフである。

【図6】図1の垂直共振器型青色半導体レーザの製造工程におけるエッティング速度の加速電圧依存性を示すグラフである。

【図7】(a)は、Xeガスを導入したメタン及び水素による本発明に従ったドライエッティングによって得られる加工形状を模式的に示す断面図であり、(b)は、塩素を用いた従来技術に従ったドライエッティングによって得られる加工形状を模式的に示す断面図である。

【図8】ドライエッティングの前後におけるPL発光強度の変化を示すグラフである。

【図9】本発明の実施形態にて使用される、プラズマ化した酸素を用いたZnO膜の形成装置の構成を示す断面図である。

【図10】図1の垂直共振器型青色半導体レーザにおける多層反射膜の反射率の波長分散を示すグラフである。

【図11】(a)は、本発明の第2の実施形態における、ZnSe系II-VI族半導体を用いた垂直共振器型青色半導体レーザの外観を示す斜視図であり、(b)は、(a)の線11B-11Bにおける断面図であり、(c)は、(b)に示される断面を立体的に表した図である。

【図12】(a)は、本発明の第3の実施形態における、ZnSe系II-VI族半導体を用いた垂直共振器型青色半導体レーザの外観を示す斜視図であり、(b)は、(a)の線12B-12Bにおける断面図であり、(c)は、(b)に示される断面を立体的に表した図である。

【図13】(a)は、本発明の第4の実施形態における、ZnSe系II-VI族半導体を用いた垂直共振器型青色半導体レーザの外観を示す斜視図であり、(b)は、(a)の線13B-13Bにおける断面図であり、(c)は、(b)に示される断面を立体的に表した図である。

【図14】従来のZnSe系II-VI族半導体を用いた垂直共振器型青色半導体レーザの構造を示す断面図である。

【符号の説明】

100、200、300、400 半導体レーザ

11 Siドープn型GaAs基板

12 Clをドープしたn型ZnSeエピタキシャル層

13 ZnCdSe井戸層及びZnSeバリア層から構成される多重量子井戸層

14 Nをドープしたp型ZnSeエピタキシャル層

15 多結晶ZnO埋込層

16 p型AuPd電極

17 p、17n 多結晶SiO₂層及び多結晶TiO₂層から構成される多層膜反射鏡

18 n型AuGeNi電極

19 レジスト

20 開口部(窓)

91 II-VI族半導体ウエハ(基板)

92 ZnOターゲット

93 アルゴンガス導入管

94 酸素ガス導入管

95 排気系

96、97 電極

111 Siドープn型GaAs基板

112 Clをドープしたn型ZnMgSSeエピタキシャル層

113 ZnSe井戸層及びZnMgSSeバリア層から構成される多重量子井戸層

114 Nをドープしたp型ZnMgSSeエピタキシャル層

115 多結晶ZnO埋込層

116 p型AuPd電極

117 p、117n 多結晶SiO₂層及び多結晶TiO₂層から構成される多層膜反射鏡

118 n型AuGeNi電極

119 開口部(窓)

121 Siドープn型GaAs基板

122 Clをドープしたn型ZnSeエピタキシャル層

123 ZnCdSe井戸層及びZnSeバリア層から構成される多重量子井戸層

124 Nをドープしたp型ZnSeエピタキシャル層

125 ZnMgSSeエピタキシャル埋込層

126 p型AuPd電極

127 p、127n 多結晶SiO₂層及び多結晶TiO₂層から構成される多層膜反射鏡

128 n型AuGeNi電極

129 開口部(窓)

131 Siドープn型GaAs基板

132 n ClをドープしたZnMgSSeエピタキシャル層及びZnSeエピタキシャル層から構成されるn型多層膜反射鏡

132p NをドープしたZnMgSSeエピタキシャル層及びZnSeエピタキシャル層から構成されるp型多層膜反射鏡

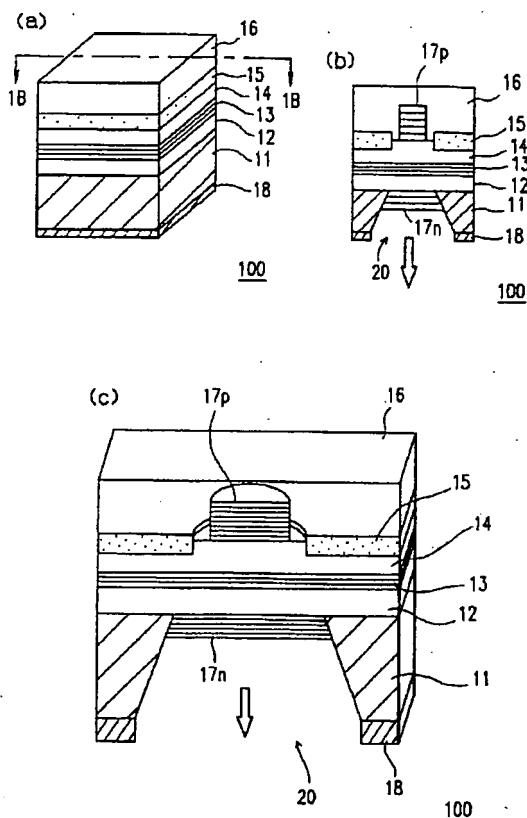
133 ZnCdS活性層

134 多結晶ZnO埋込層

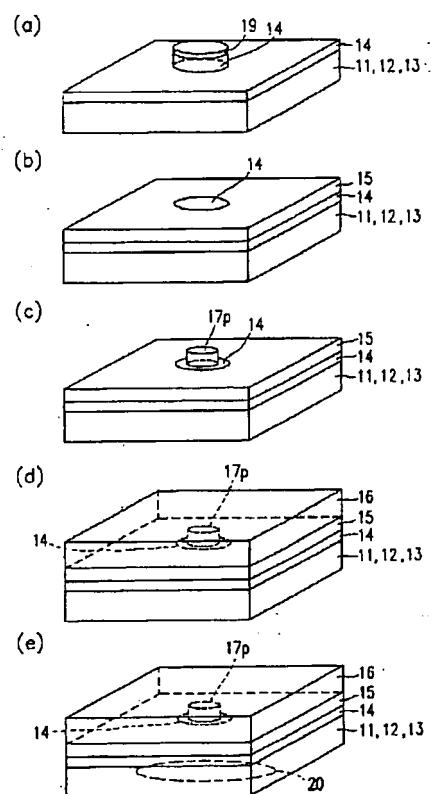
135 p型AuPd電極

136 n型AuGeNi電極

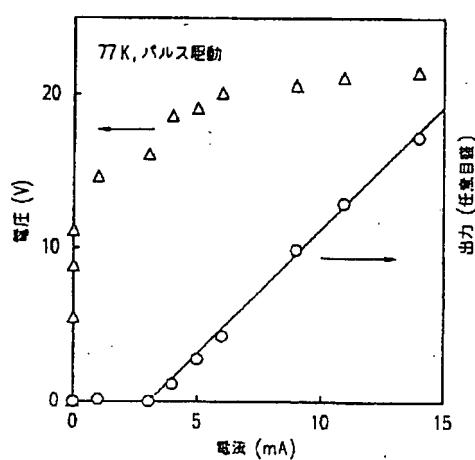
【図1】



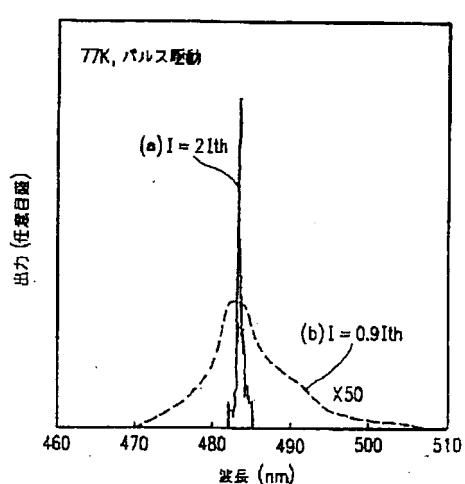
【図2】



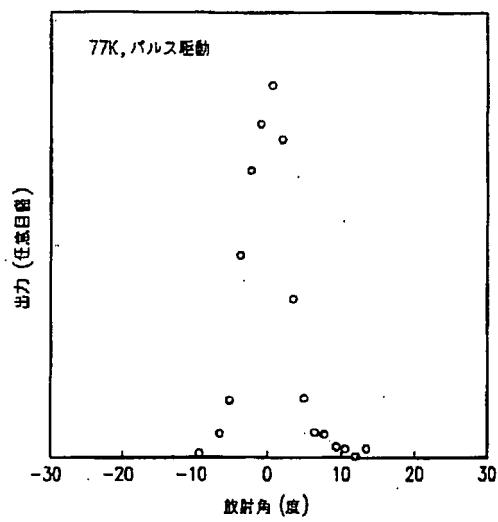
【図3】



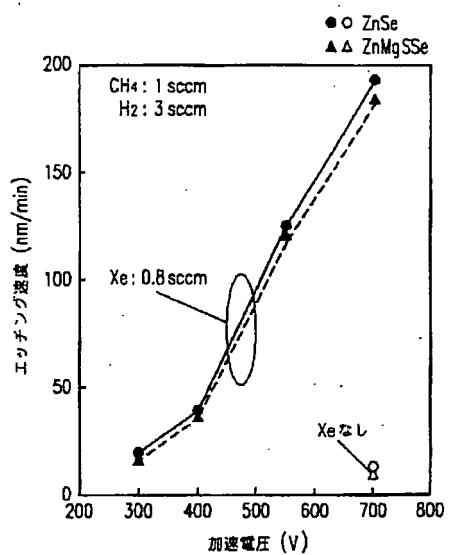
【図4】



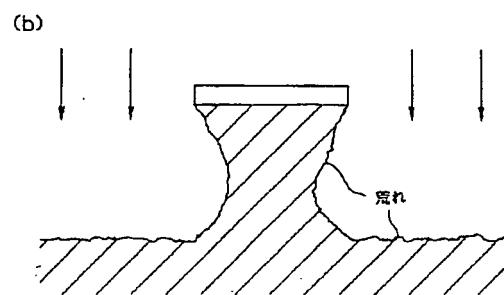
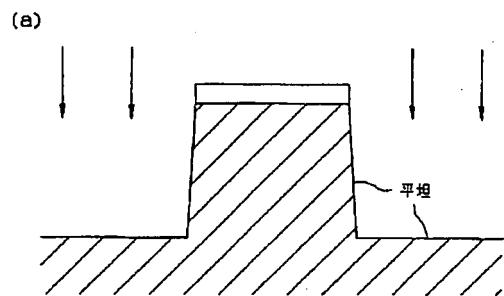
【図5】



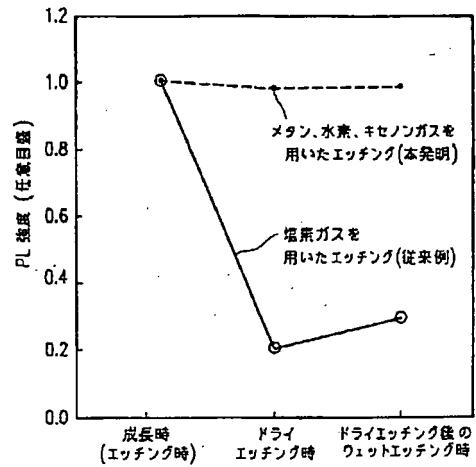
【図6】



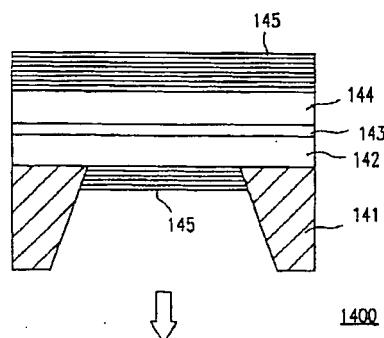
【図7】



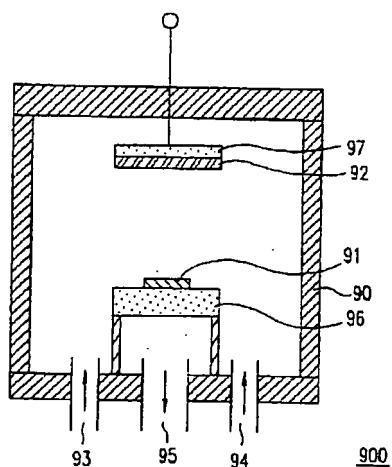
【図8】



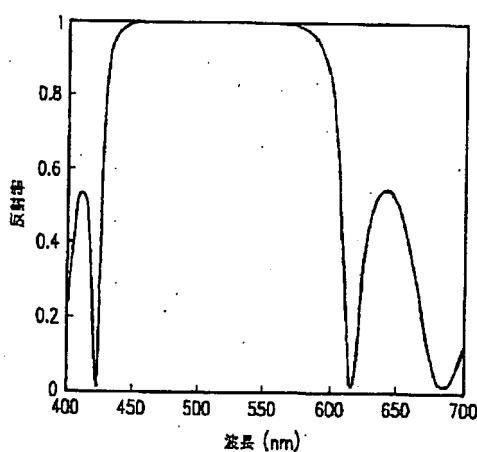
【図14】



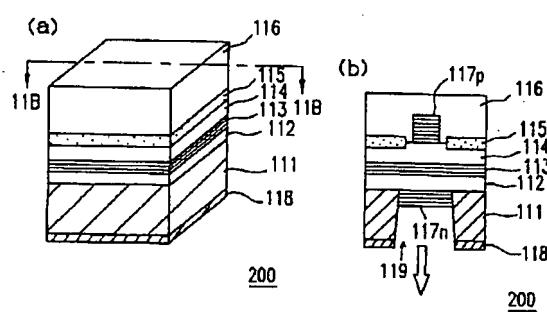
【図9】



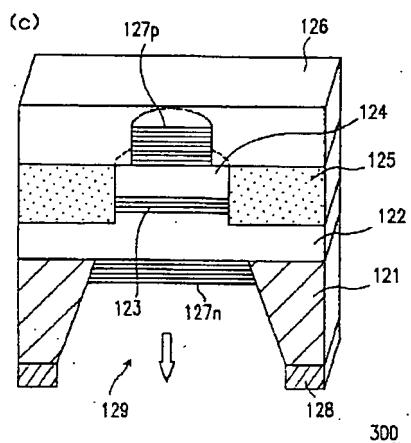
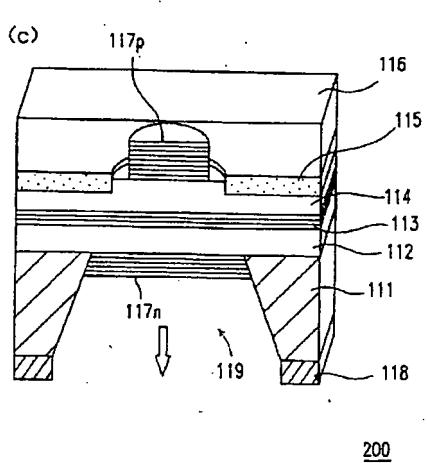
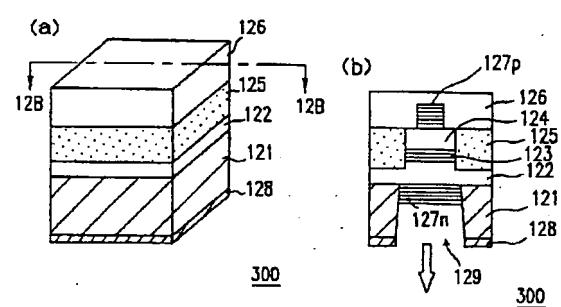
【図10】



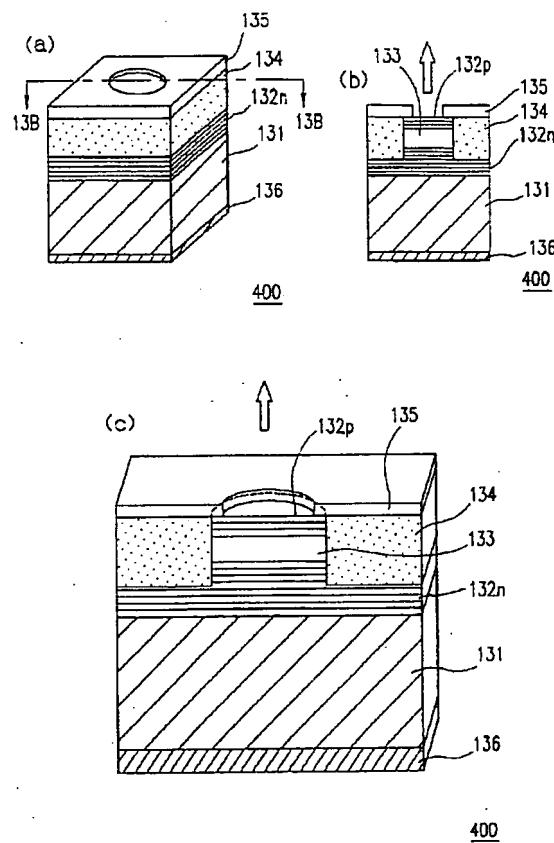
【図11】



【図12】



【図13】



フロントページの続き

(51) Int. Cl. 6

H 01 S 3/086

識別記号

府内整理番号

F I

H 01 S 3/086

技術表示箇所